



Docket No.: MUH-12808

I hereby certify that this correspondence is being deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, Alexandria, VA 22313 20231.

By: 

Date: December 9, 2003

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applic. No. : 10/673,966
Applicant : Ralf Henninger et al.
Filed : September 29, 2003
Art Unit : to be assigned
Examiner : to be assigned

Docket No. : MUH-12808
Customer No.: 24131


CLAIM FOR PRIORITY

Mail Stop: Missing Parts
Hon. Commissioner for Patents,
Alexandria, VA 22313-1450
Sir:

Claim is hereby made for a right of priority under Title 35, U.S. Code, Section 119, based upon the German Patent Application 102 45 249.0 filed September 27, 2002.

A certified copy of the above-mentioned foreign patent application is being submitted herewith.

Respectfully submitted,



GREGORY L. MAYBACK
REG. NO. 40,716

Date: December 9, 2003

Lerner and Greenberg, P.A.
Post Office Box 2480
Hollywood, FL 33022-2480
Tel: (954) 925-1100
Fax: (954) 925-1101

/mjb



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 102 45 249.0

Anmeldetag: 27. September 2002

Anmelder/Inhaber: Infineon Technologies AG, München/DE

Bezeichnung: Trenchtransistor und Verfahren zu dessen Herstellung

IPC: H 01 L 29/78

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 18. September 2003
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Wallner

MÜLLER • HOFFMANN & PARTNER – PATENTANWÄLTE

European Patent Attorneys – European Trademark Attorneys

Innere Wiener Strasse 17
D-81667 München

Anwaltsakte: 12295

Ko/mk

Anmelderzeichen: 2002P11646
(2002 E 11645 DE)

27.09.2002

Infineon Technologies AG

St.-Martin-Straße 53
81669 München

Trenchtransistor und Verfahren zu dessen Herstellung

Beschreibung

Trenchtransistor und Verfahren zu dessen Herstellung

5 Die vorliegende Erfindung betrifft einen Trenchtransistor mit einem Halbleiterkörper des einen Leitungstyps, einem in einem Oberflächenbereich des Halbleiterkörpers vorgesehenen Halbleitergebiet des anderen, zum einen Leitungstyp entgegengesetzten Leitungstyps, einem von der freiliegenden Oberfläche
10 des Halbleitergebiets durch das Halbleitergebiet bis zum Halbleiterkörper von oben nach unten ragenden Trench (Graben), einer die Wand des Trenches wenigstens teilweise auskleidenden Isolierschicht, einer leitenden Trenchfüllung im unteren Bereich des Trenchs, einer isolierenden Trenchfüllung
15 im oberen Bereich des Trenchs und einer in dem Halbleitergebiet längs der Isolierschicht vorgesehenen Halbleiterzone des einen Leitungstyps, wobei das obere Ende der Isolierschicht und die Oberfläche der isolierenden Trenchfüllung die Oberfläche des Halbleitergebiets wenigstens teilweise überragen
20 und der untere Rand der Halbleiterzone tiefer als die an die isolierende Trenchfüllung angrenzende Oberseite der leitenden Trenchfüllung liegt; außerdem betrifft die vorliegende Erfindung ein Verfahren zum Herstellen eines derartigen Trenchtransistors.

25

Ein Trenchtransistor der eingangs genannten Art, bei dem allerdings der untere Rand der Halbleiterzone des einen Leitungstyps (Sourcezone) deutlich unterhalb der Oberseite der leitenden Trenchfüllung liegt, ist beispielsweise in der US
30 5 801 417 bzw. 5 283 201 (vgl. dort jeweils Fig. 12) beschrieben. Bei diesem bekannten Trenchtransistor dient eine an die Sourcezone angrenzende und oberhalb von dieser längs der Seitenwand des Trenches vorgesehene Spacerschicht zur elektrischen Isolation zwischen der leitenden Trenchfüllung
35 und einer Vorderseitenmetallisierung für die Sourcezone und das Halbleitergebiet des entgegengesetzten Leitungstyps (Bo-

dyzone). Die Sourcezone selbst ist durch Rückkätzen eines stark dotierten Halbleiterbereiches des einen Leitungstyps zwischen zwei benachbarten Trenches erzeugt.

5 In der Leistungselektronik wird für Transistoren generell eine Verkleinerung von deren flächenspezifischem Einschaltwiderstand angestrebt. Dabei sollen selbstverständlich Eigenschaften wie Avalanche Festigkeit und geringe Kapazitäten für
10 schnelles Schalten beibehalten und gegebenenfalls sogar noch weiter verbessert sein. Mit einer Verkleinerung der Strukturgrößen kann nun allgemein das Ziel eines kleineren Einschaltwiderstandes über eine Vergrößerung der flächenspezifischen Kanalweite eines Leistungstransistors erreicht werden. Um
15 eine hohe Avalanche Festigkeit zu gewährleisten, müssen aber Strukturen für Leistungstransistoren vorgesehen werden, welche den Durchbruch bei diesen örtlich begrenzen bzw. das Einschalten parasitärer Bipolartransistoren verhindern. Die Verkleinerung der Strukturgrößen erreicht ihre Grenze bei der
20 minimalen Strukturgröße, die im Wesentlichen durch die Genauigkeit bei der Strukturierung durch die Fototechnik festgelegt wird.

Die zu erzielende Genauigkeit bei der Strukturierung einzelner Halbleiterzonen durch Maskenschritte wird durch die De-
25 justage der jeweiligen Fotoebenen zur Bildung dieser Halbleiterzonen relativ zu bereits im Halbleiterkörper ausgebildeten Strukturen, Lackeigenschaften des bei der Belichtung verwendeten Fotolacks sowie Abbildungsfehler begrenzt. Mit Hilfe der neuesten Belichtungstechnik kann zwar die Genauigkeit,
30 mit der kleinste Strukturen relativ zueinander erzeugt werden können, weiter verbessert werden. Der Aufwand hierfür ist aber äußerst groß und kostenintensiv.

Es ist daher Aufgabe der vorliegenden Erfindung, einen
35 Trenchtransistor anzugeben, der sich durch kleinste Strukturweiten auszeichnet und ohne großen Aufwand herstellbar ist;

außerdem soll ein Verfahren zum Herstellen eines derartigen Trenchtransistors geschaffen werden.

5 Diese Aufgabe wird bei einem Trenchtransistor der eingangs genannten Art erfindungsgemäß durch die im kennzeichnenden Teil des Patentanspruches 1 bzw. 9 angegebenen Merkmale gelöst. Vorteilhafte Verfahren zur Herstellung eines derartigen Trenchtransistors ergeben sich insbesondere aus den Patentan-
10 sprüchen 13 und 16. Außerdem sind zweckmäßige Weiterbildungen des Anmeldungsgegenstandes in den Patentansprüchen 2 bis 8, 10 bis 12, 14, 15, 17 und 18 angegeben.

Bei dem erfindungsgemäßen Trenchtransistor ist in einem ersten Ausführungsbeispiel die Zone des einen Leitungstyps, also
15 die Sourcezone, mittels Ausdiffusion aus einem Spacer gebildet, so dass diese Zone eine geringste laterale Ausdehnung hat. Der Spacer selbst kann in einer Weiterbildung der Erfindung aus einer isolierenden Spacerschicht, die das Gatedielektrikum des Trenchtransistors verstärkt, und einer leitfähigen Spacerschicht bestehen. Geeignete Materialien für den
20 Spacer bzw. die leitfähige Spacerschicht sind dotiertes polykristallines Silizium oder amorphes Silizium oder ein mit Dotierstoff versehenes Metall oder Borphosphorsilikatglas (BPSG) oder Phosphorsilikatglas (PSG). Der Dotierstoff des
25 Spacers wird so gewählt, dass er in der Halbleiterzone den einen Leitungstyp ergibt. In jedem Fall wirkt der Spacer bzw. die leitfähige Spacerschicht bei einem Spacer aus einer isolierenden Spacerschicht und der leitfähigen Spacerschicht als Dotierstoffquelle für die Zone des einen Leitungstyps, also
30 die Sourcezone. Durch die damit erzielte geringe laterale Ausdehnung der Sourcezone kann eine deutliche Minimierung der Verstärkung des parasitären Bipolartransistors bei dem erfindungsgemäßen Trenchtransistor erreicht werden.

35 In einem anderen Ausführungsbeispiel der Erfindung ist eine Bodykontaktzone des anderen Leitungstyps zwischen zwei Halb-

leiterzonen (Sourcezonen) des einen Leitungstyp von zwei benachbarten Zellen vorgesehen und durch Umdotierung von Bereichen dieser Halbleiterzonen erzeugt.

5 Durch die Verwendung von selbstjustierten Prozessschritten zur Ausbildung speziell der für einen Avalanchedurchbruch kritischen Halbleiterzonen und insbesondere der lateralen Ausbildung dieser Halbleiterzonen, das heißt Sourcezonen, kann die Strukturbreite bei dem erfindungsgemäßen Trenchtransistor deutlich reduziert werden. Nachteilhafte Effekte einer
10 Seitenwandimplantation infolge der tiefer liegenden Oberfläche im Bereich des Trenches können zuverlässig vermieden werden.

15 Das erfindungsgemäße Verfahren zeichnet sich dadurch aus, dass bei einem hohen Ausmaß an Selbstjustierung kostenintensive Fotoebenen eingespart werden können.

Bei dem erfindungsgemäßen Trenchtransistor kann es sich um
20 einen MOS-Transistor, einen IGBT usw. handeln. Als Halbleitermaterial sind beispielsweise Silizium oder auch Siliziumcarbid geeignet.

Zweckmäßigerweise wird bei dem erfindungsgemäßen Trenchtransistor zwischen zwei Zellen in die Oberfläche des Halbleitergebietes des anderen Leitungstyps ein Graben eingebracht.
25 Dies kann beispielsweise durch Grabenätzung geschehen. Ein solcher Graben verbessert die Robustheit des Halbleiterbauelementes, da dann ein Durchbruch im Bereich des Grabens und
30 nicht im Bereich der Trench-Seitenwand auftritt.

Treten nämlich in einem Halbleiterkörper aus beispielsweise Silizium hohe Feldstärken auf, so führt dies zu einer Ladungsvervielfachung. Dabei liegen Elektroden und Löcher in
35 gleicher Weise vor. Bei beispielsweise einem n-Kanal-Vertikal-Transistor fließen Elektronen zur Rückseite, während

Löcher zur Vorderseite abgeführt werden. Diese Löcher können dann einen parasitären npn-Bipolartransistor aufmachen, was eine Stromfilamentierung und Zerstörung des Bauelements zur Folge hat. Bei einem Graben können die Löcher aber nicht
5 entlang der Sourcezone fließen, was das Anschalten des parasitären npn-Bipolartransistors verhindert. Außerdem trennt der Graben Sourcezonen benachbarter Zellen des Trenchtransistors.

10 Nachfolgend wird die Erfindung anhand der Zeichnungen näher erläutert. Es zeigen:

Fig. 1A - 1H Schnittdarstellungen zur Erläuterung verschiedener Prozessschritte bei der Herstellung eines Trenchtransistors mit selbstjustierter Sourcezone nach einem ersten Ausführungsbeispiel der Erfindung,
15

Fig. 2A - 2H Schnittdarstellungen zur Erläuterung der Prozessschritte bei der Herstellung eines Trenchtransistors mit selbstjustierter Sourcezone und einem Grabenkontakt nach einem zweiten Ausführungsbeispiel der Erfindung,
20 und

Fig. 3A - 3E Schnittdarstellungen zur Erläuterung verschiedener Prozessschritte bei der Herstellung eines Trenchtransistors mit selbstjustiertem Bodykontakt in einer niedrig dotierten Sourcezone nach einem dritten Ausführungsbeispiel der Erfindung.
25
30

Fig. 3E' eine Variante der obigen Ausführungsbeispiele mit einem Feldplattentrench.
35

In den Figuren werden einander entsprechende Bauteile jeweils mit den gleichen Bezugszeichen versehen.

Als Halbleitermaterial kann in bevorzugter Weise Silizium
5 verwendet werden. Es können aber auch andere Halbleitermaterialien in Betracht kommen, wie beispielsweise Siliziumcarbid oder Verbindungshalbleiter ($A_{III}B_V$). Auch können die angegebenen Leitungstypen jeweils vertauscht werden.

10 Fig. 1A zeigt einen Halbleiterkörper 1 aus einer n^+ -leitenden Schicht 2 und einer darauf vorgesehenen n^- -leitenden Driftzone 3. Die Schicht 2 und die Driftzone 3 können beispielsweise durch Epitaxie erzeugt sein. Im Folgenden wird davon ausgegangen, dass zumindest die Driftzone 3 bzw. die diese bildende
15 Schicht epitaktisch erzeugt wurde.

In die Driftzone 3 sind mit Hilfe beispielsweise einer üblichen Fotolack- und Ätztechnik sowie einer Hartmaske aus beispielsweise einer Siliziumdioxidschicht 18 Trenches 5 einge-
20 bracht. Die Breite eines Trenches kann beispielsweise im Bereich von 1 μm liegen. Sie kann aber auch kleiner oder ggf. auch größer sein. Der Abstand zwischen den Trenches 5 beträgt etwa 1 bis 2 μm und kann auch kleiner sein. Anstelle der Siliziumdioxidschicht 18 kann auch eine andere geeignete
25 Maskierschicht zur Bildung der Trenches 5 verwendet werden.

Nach Entfernen der Siliziumdioxidschicht 18 wird durch Abscheidung auf den Innenwänden 6 der Trenches 5 ein Gate-Dielektrikum 4 aus beispielsweise ebenfalls Siliziumdioxid
30 abgeschieden. Sodann wird durch Abscheidung im Innern der Trenches 5 bzw. innerhalb des Gate-Dielektrikums 4 eine Gateelektrode 7 aus dotiertem polykristallinem Silizium aufgebracht und rückgeätzt, so dass die in Fig. 1B gezeigte Struktur entsteht.

Anschließend wird im oberen Bereich des Trenches 5 ein isolierender Stöpsel 8 als Zwischenoxid aus beispielsweise Siliziumdioxid ausgebildet. Damit liegt die in Fig. 1C gezeigte Struktur vor.

5

Es schließt sich sodann ein Zurückätzen des Mesagebietes an, so dass die isolierenden Stöpsel 8 mit dem sie umgebenden Gate-Dielektrikum 4 teilweise die Oberfläche der verbleibenden Driftzone 3 überragen. Dabei erfolgt das Zurückätzen des Mesagebietes bis etwa knapp vor die Gateelektrode 7. Auf diese Weise wird die in Fig. 1D dargestellte Struktur erhalten.

10

Sodann wird, wie in Fig. 1E gezeigt ist, ein p-leitendes Bodygebiet 9 mittels wenigstens einer Implantation und eines anschließenden Austreibens bzw. einer Temperaturbehandlung in dem Oberflächenbereich der Driftzone 3 eingebracht.

15

Anschließend werden leitfähige Spacer auf den die Oberfläche des Bodygebietes 9 überragenden Seitenwänden des Gate-Dielektrikums 4 aufgebracht, wie dies in der linken Hälfte von Fig. 1F gezeigt ist. Die leitfähigen Spacer 10 können dabei aus beispielsweise n-dotiertem polykristallinem oder amorphem Silizium oder aus einem mit Dotierstoff versehenen Metall oder aus Phosphorsilikatglas (PSG) oder aus Borphosphorsilikatglas (BPSG) oder aus Borsilikatglas (BSG) bestehen. Gegebenenfalls können die leitfähigen Spacer 10 noch durch eine optionale, isolierende Spacerschicht 10a aus beispielsweise Siliziumdioxid unterlegt sein, wie dies im rechten Teil von Fig. 1F gezeigt ist. Diese Spacer 10 bzw. 10a wirken jeweils als Dotierstoffquellen bei einer späteren Temperaturbehandlung.

20

25

30

Aus dem Spacer 10, der als Dotierstoffquelle dient, wird sodann der Dotierstoff durch eine Temperaturbehandlung ausgetrieben, so dass in dem Bodygebiet 9 durch Diffusion n-lei-

35

terde Sourcezonen 11 nach einer Austreibung des Dotierstoffes aus den Spacern 10 entstehen. Der untere Rand der Sourcezone 11 liegt dabei tiefer, als die an den isolierenden Stöpsel 8 angrenzende Oberseite der Gateelektrode 7. Damit liegt die in
5 Fig. 1G dargestellte Struktur vor. Es ist auch möglich, die Dotierung für das Bodygebiet 9 erst nach der Diffusion der Sourcezone 11 vorzunehmen.

Schließlich wird mit Hilfe einer Metallisierung 12 aus beispielsweise Aluminium auf der Hauptoberfläche des Transistors ein ohmscher Kontakt für die Sourcezone 11 bzw. das Bodygebiet 9 erzeugt. Diese Metallisierung 12 kann noch durch eine Schicht 13 unterlegt werden, die aus einem Silizid und einem implantierten Bodykontakt besteht. Diese Schicht 13 soll den
15 elektrischen Kontakt zwischen der Metallisierung 12 und der Sourcezone 11 sowie dem Bodygebiet 9 verbessern. Fig. 1H zeigt die auf diese Weise erhaltene Struktur für den Trenchtransistor, in welchem die Kanalzone längs des Gate-Dielektrikums 4 in dem Bodygebiet 9 verläuft.

Bei einer Vertikalanordnung wird auf die Rückseite des Halbleiterkörpers 1 noch ein Drainkontakt (in den Figuren nicht gezeigt) aufgebracht. Eine Lateralanordnung sieht dagegen eine von der Metallisierung 12 getrennte, zusätzliche Metallisierung als Drainkontakt vor, welcher über eine n^+ -leitende Sinkzone durch das Bodygebiet 9 hindurch mit der Schicht 2 und der Driftzone 3 verbunden ist.
20

Gegebenenfalls kann auch in das Bodygebiet 9 noch ein Bodykontaktbereich durch Implantation eingebracht werden, wobei hier der Spacer 10 als Maskierung dient. Auf dieses Bodykontaktgebiet wird sodann die Schicht 13 aufgebracht. Als Metallisierung wird beispielsweise AlSiCu oder ein Stöpsel aus polykristallinem Silizium (Polyplug) mit AlSiCu verwendet.
30

Die Fig. 2A bis 2H zeigen Schnitte zur Erläuterung eines weiteren Ausführungsbeispiels der vorliegenden Erfindung. Dabei entsprechen die anhand der Fig. 1A bis 1F erläuterten Verfahrensschritte den Verfahrensschritten zur Bildung einer Struktur von Fig. 2F, wobei im vorliegenden Ausführungsbeispiel der Spacer 10 vorzugsweise nicht bis zum oberen Rand der Siliziumdioxidschicht 4 reicht. Nachdem auf diese Weise die in Fig. 2F gezeigte Struktur erhalten ist, wird auf den leitfähigen Spacer 10 noch eine isolierende Spacerschicht 10b aufgetragen. Sodann wird eine Grabenätzung vorgenommen, um im Bodygebiet 9 einen Graben 14 auszubilden. Bei dieser Grabenätzung dient die isolierende Spacerschicht 10b als Maske. Die isolierende Spacerschicht 10b kann wie für die isolierende Spacerschicht 10a beim ersten Ausführungsbeispiel Siliziumdioxid oder Siliziumnitrid verwendet werden. Der Graben 14 ragt in das Bodygebiet 9 und kann dieses auch bis zur Driftzone 3 durchsetzen und in diese eindringen.

Es ist auch möglich, die isolierende Spacerschicht 10a (vgl. Fig. 1F) zusätzlich beim vorliegenden zweiten Ausführungsbeispiel unterhalb des leitfähigen Spacers 10 vorzusehen und diese isolierende Spacerschicht 10a bereits unmittelbar vor oder nach der Implantation des Bodygebietes 9 auf den Seitenrand der Siliziumdioxidschicht 4 aufzutragen, also vor oder nach den Verfahrensschritten der Fig. 1E bzw. 2E. Durch diese isolierende Spacerschicht 10a wird das Gatedielektrikum, das durch die Siliziumdioxidschicht 4 gebildet wird, verstärkt. Damit kann eine Schädigung des Gate-Dielektrikums bei einer zu tiefen Mesa-Rückätzung (vgl. Fig. 1D und 2D) ausgeglichen werden.

Beim vorliegenden zweiten Ausführungsbeispiel wird die isolierende Spacerschicht 10b entfernt bzw. rückgeätzt, so dass die Sourcezone 11 gut an die Metallisierung 12 angeschlossen werden kann. Dieser Anschluss erfolgt in gleicher oder ähnlicher Weise wie beim ersten Ausführungsbeispiel, also vorzugs-

weise über die in der oben erläuterten Weise gebildete Schicht 13.

Anhand der Fig. 3A bis 3E wird im Folgenden ein drittes Ausführungsbeispiel für den erfindungsgemäßen Trenchtransistor erläutert. Die Fig. 3A entspricht dabei der Fig. 1E bzw. 2E, so dass bis zur Erzeugung der in Fig. 3A dargestellten Struktur die Prozessschritte die gleichen sind wie beim ersten bzw. zweiten Ausführungsbeispiel.

In die in Fig. 3A im Schnitt gezeigte Struktur wird in das Bodygebiet 9 eine niedrig dotierte n-leitende Sourcezone 15 vorzugsweise durch Implantation eingebracht, was speziell bei der Herstellung von p-Kanal-Transistoren zweckmäßig ist. Im Gebiet der Sourcezone 15 erfolgt also eine Umdotierung des Bodygebietes 9. Damit liegt die in Fig. 3B gezeigte Struktur vor.

Anschließend wird eine isolierende Spacerschicht 10c am Rand der Siliziumdioxidschicht 4 aufgetragen, um über diese isolierende Spacerschicht 10c eine p⁺-leitende Bodykontaktzone 16 zu implantieren. Die isolierende Spacerschicht 10c kann entfernt oder auch nur zurückgeätzt werden, so dass sie als Spacerschicht 10c' (vgl. rechte Hälfte von Fig. 3C) zur Verstärkung der das Gate-Dielektrikum 4 bildenden Siliziumdioxidschicht (GOX) dient. Es liegt damit die in Fig. 3C dargestellte Struktur vor.

Schließlich wird noch eine Metallisierung 12 in gleicher Weise wie beim ersten bzw. zweiten Ausführungsbeispiel eingebracht.

Bei allen Ausführungsbeispielen kann vor der Abscheidung der Metallisierung 12 mit einem CMP-Schritt (CMP = chemisch-mechanisches Polieren) die Oberflächentopografie abgeflacht werden, um bessere Verfülleigenschaften für das Metall der

Metallisierung 12 zu erzielen. Eine entsprechend gestaltete Struktur ist in Fig. 3E dargestellt. Der CMP-Schritt lässt Höhenunterschiede vermeiden.

- 5 Im Trench 5 können zusätzlich zu der Gateelektrode 7 noch weitere Elektroden und gegebenenfalls auch eine Feldplatte ausgebildet werden. Dies geschieht vorzugsweise bereits nach der Trenchätzung, also nach den Schritten entsprechend den Fig. 1A bzw. 2A. Eine solche zusätzliche Elektrode 7a ist in
- 10 der linken Hälfte von Fig. 3E unterhalb einer weiteren Isolierschicht 4a gezeigt, während in der sonst der rechten Hälfte von Fig. 3E entsprechenden Fig. 3E' eine Feldplatte 17 innerhalb eines Feldplattentrenchs mit einer dicken Isolierschicht 19 aus Siliziumdioxid im unteren Bereich des vorzugs-
- 15 weise bis zur Schicht 2 reichenden Trenchs 5 dargestellt ist.

Patentansprüche

1. Trenchtransistor mit

- einem Halbleiterkörper (1) des einen Leitungstyps,
 - 5 - einem in einem Oberflächenbereich des Halbleiterkörpers (1) vorgesehenen Halbleitergebiet (9) des anderen, zum einen Leitungstyp entgegengesetzten Leitungstyps,
 - einem von der freiliegenden Oberfläche des Halbleitergebiets (9) durch das Halbleitergebiet (9) bis zum Halbleiterkörper (1) von oben nach unten ragenden Trench (5),
 - 10 - einer die Wand des Trenches (5) wenigstens teilweise auskleidenden Isolierschicht (4),
 - einer leitenden Trenchfüllung (7) im unteren Bereich des Trenchs (5),
 - 15 - einer isolierenden Trenchfüllung (8) im oberen Bereich des Trenchs (5) und
 - einer in dem Halbleitergebiet (9) längs der Isolierschicht (4) vorgesehenen Halbleiterzone (11) des einen Leitungstyps, wobei:
 - 20 - das obere Ende der Isolierschicht (4) und die Oberfläche der isolierenden Trenchfüllung (8) die Oberfläche des Halbleitergebiets (9) wenigstens teilweise überragen und
 - der untere Rand der Halbleiterzone (11) tiefer als die an die isolierende Trenchfüllung (8) angrenzende Oberseite
 - 25 der leitenden Trenchfüllung (7) liegt,
- d a d u r c h g e k e n n z e i c h n e t , dass
- ein Spacer (10) längs der die Oberfläche des Halbleitergebiets (9) überragenden Isolierschicht (4) vorgesehen ist und als Dotierstoffquelle der Halbleiterzone (11) dient,
 - 30 und
 - eine Kanalzone in dem Halbleitergebiet (9) längs der Isolierschicht (4) verläuft.

2. Trenchtransistor nach Anspruch 1,

- 35 d a d u r c h g e k e n n z e i c h n e t ,

dass zwischen zwei Zellen in die Oberfläche des Halbleitergebiets (9) ein wenigstens im Halbleitergebiet (9) liegender Graben (14) eingebracht ist.

- 5 3. Trenchtransistor nach Anspruch 1 oder 2,
d a d u r c h g e k e n n z e i c h n e t ,
dass das Halbleitergebiet (9) und die Halbleiterzone (11)
über eine Silizidschicht (13) kontaktiert sind.
- 10 4. Trenchtransistor nach einem der Ansprüche 1 bis 3,
d a d u r c h g e k e n n z e i c h n e t ,
dass das Halbleitergebiet (9) mit einer Kontaktzone (13a)
versehen ist.
- 15 5. Trenchtransistor nach Anspruch 4,
d a d u r c h g e k e n n z e i c h n e t ,
dass die Kontaktzone (13a) implantiert ist.
- 20 6. Trenchtransistor nach einem der Ansprüche 1 bis 5,
d a d u r c h g e k e n n z e i c h n e t ,
dass der Spacer (10) mit einer isolierenden Spacerschicht
(10a) unterlegt ist.
- 25 7. Trenchtransistor nach einem der Ansprüche 1 bis 6,
d a d u r c h g e k e n n z e i c h n e t ,
dass der Spacer (10) aus polykristallinem Silizium oder aus
einem mit Dotierstoff versehenen Metall oder aus Borphosphor-
silikatglas oder aus Phosphorsilikatglas oder aus Borsili-
katglas besteht.
- 30 8. Trenchtransistor nach Anspruch 6,
d a d u r c h g e k e n n z e i c h n e t ,
dass die isolierende Spacerschicht (10a) aus Siliziumnitrid
und/oder Siliziumoxid besteht.

9. Trenchtransistor mit

- einem Halbleiterkörper (1) des einen Leitungstyps,
- einem in einem Oberflächenbereich des Halbleiterkörpers (1) vorgesehenen Halbleitergebiet (9) des anderen, zum einen
- 5 Leitungstyp entgegengesetzten Leitungstyps,
- einem von der freiliegenden Oberfläche des Halbleitergebiets (9) durch das Halbleitergebiet (9) bis zum Halbleiterkörper (1) von oben nach unten ragenden Trench (5),
- einer die Wand des Trenches (5) wenigstens teilweise aus-
- 10 kleidenden Isolierschicht (4),
- einer leitenden Trenchfüllung (7) im unteren Bereich des Trenchs (5),
- einer isolierenden Trenchfüllung (8) im oberen Bereich des Trenchs (5) und
- 15 - einer in dem Halbleitergebiet (9) längs der Isolierschicht (4) vorgesehenen Halbleiterzone (11) des einen Leitungstyps, wobei:
 - das obere Ende der Isolierschicht (4) und die Oberfläche der isolierenden Trenchfüllung (8) die Oberfläche des
 - 20 Halbleitergebiets (9) wenigstens teilweise überragen und
 - der untere Rand der Halbleiterzone (11) tiefer als die an die isolierende Trenchfüllung (8) angrenzende Oberseite der leitenden Trenchfüllung (7) liegt,
- d a d u r c h g e k e n n z e i c h n e t , dass
- 25 - eine Bodykontaktzone (16) des anderen Leitungstyps zwischen zwei Halbleiterzonen (15) des einen Leitungstyps von zwei benachbarten Zellen vorgesehen ist und durch Umdotierung von Bereichen dieser Halbleiterzonen (15) erzeugt ist.

30 10. Trenchtransistor nach einem der Ansprüche 1 bis 9,
d a d u r c h g e k e n n z e i c h n e t ,
dass der Halbleiterkörper (1) aus Silizium oder Siliziumcarbid oder einem Verbindungshalbleiter ($A_{III}B_V$) besteht.

11. Trenchtransistor nach einem der Ansprüche 1 bis 10,
g e k e n n z e i c h n e t durch
weitere Elektroden (7a) im Trench (5).

5 12. Trenchtransistor nach einem der Ansprüche 1 bis 11,
d a d u r c h g e k e n n z e i c h n e t ,
dass im Trench (5) zusätzlich eine Feldplatte (17) vorgesehen
ist.

10 13. Verfahren zum Herstellen des Trenchtransistors nach An-
spruch 1,
d a d u r c h g e k e n n z e i c h n e t ,
dass nach Trenchätzung, Auftragen der Isolierschicht (4),
15 Bildung der Trenchfüllungen (7, 8) und Abtragen des Halblei-
terkörpers (1) zwischen zwei Trenchs (5) von benachbarten
Zellen längs einer die Oberfläche der Halbleiterschicht
überragenden Seitenwand der Isolierschicht (4) der Spacer
(10) aus leitfähigem Material angebracht wird und dass dann
20 Dotierstoff aus dem Spacer (10) in den Halbleiterkörper (1)
zur Bildung der Halbleiterzone (11) des einen Leitungstyps
eingebracht wird.

14. Verfahren nach Anspruch 13,
d a d u r c h g e k e n n z e i c h n e t ,
25 dass das Halbleitergebiet (9) des anderen Leitungstyps vor
oder nach Erzeugung der Halbleiterzone (11) gebildet wird.

15. Verfahren nach Anspruch 13 oder 14 zum Herstellen des
Trenchtransistors nach Anspruch 2,
30 d a d u r c h g e k e n n z e i c h n e t ,
dass nach Bildung der Halbleiterzone (11) des einen Leitungs-
typs über den Spacer (10) eine weitere Spacerschicht (10b)
aufgebracht wird, dass der Graben (14) eingebracht wird und
dass die weitere Spacerschicht (10b) entfernt oder zumindest
35 rückgeätzt wird.

16. Verfahren zum Herstellen des Trenchtransistors nach Anspruch 9,

d a d u r c h g e k e n n z e i c h n e t ,

dass nach Trenchätzung, Auftragen der Isolierschicht (4),

- 5 Bildung der Trenchfüllungen (7, 8), Abtragen des Halbleiterkörpers (1) zwischen zwei Trenchs (5) von benachbarten Zellen und Bildung des Halbleitergebiets (9) des anderen Leitungstyps die Halbleiterzone (15) des einen Leitungstyps im Wesentlichen ganzflächig zwischen den Trenchs (5) eingebracht
- 10 wird, dass dann im Bereich der Isolierschicht (4) auf die Halbleiterzone eine isolierende Spacerschicht (10c) eingebracht wird, dass sodann eine Bodykontaktzone (16) zwischen den Spacerschichten (10c) benachbarter Zellen implantiert wird und dass schließlich die Spacerschicht (10c) wenigstens
- 15 teilweise (vgl. 10c') entfernt wird.

17. Verfahren nach Anspruch 16,

d a d u r c h g e k e n n z e i c h n e t ,

dass die Halbleiterzone (15) durch Implantation mit niedriger

20 Dosis eingebracht wird.

18. Verfahren nach Anspruch 16 oder 17,

d a d u r c h g e k e n n z e i c h n e t ,

dass die isolierende Spacerschicht (10c) vollständig entfernt

25 wird.

Zusammenfassung

Trenchtransistor und Verfahren zu dessen Herstellung

- 5 Die Erfindung betrifft einen Trenchtransistor, bei dem eine Sourcezone (11) aus einem dotierten Spacer (10) in ein Bodygebiet (9) eingebracht wird und bei dem der Kanal vertikal längs der Isolierschicht des Trenches verläuft. Außerdem betrifft die Erfindung ein Verfahren zum Herstellen eines
10 solchen Trenchtransistors.

(Fig. 1H)

Bezugszeichenliste

1	Halbleiterkörper
2	n^+ -leitende Schicht
3	n^- -leitende Schicht
4	Gate-Dielektrikum
4a	Isolierschicht
5	Trench
6	Trench-Seitenwand
7	Gateelektrode
7a	weitere Elektrode
8	isolierender Stöpsel
9	Bodygebiet
10	Spacer
10a, 10b, 10c	isolierende Spacerschicht
11	Sourcezone
12	Metallisierung
13	Silizidschicht
13a	Bodykontaktzone
14	Graben
15	Sourcezone
16	Bodykontaktzone
17	Feldplatte
18	Siliziumdioxidschicht bzw. Trenchmaske
19	Isolierschicht

FIG 1A

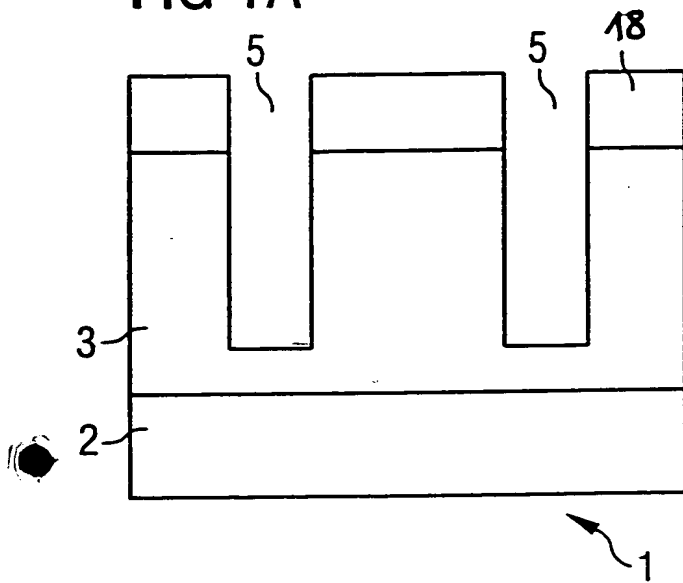


FIG 1C

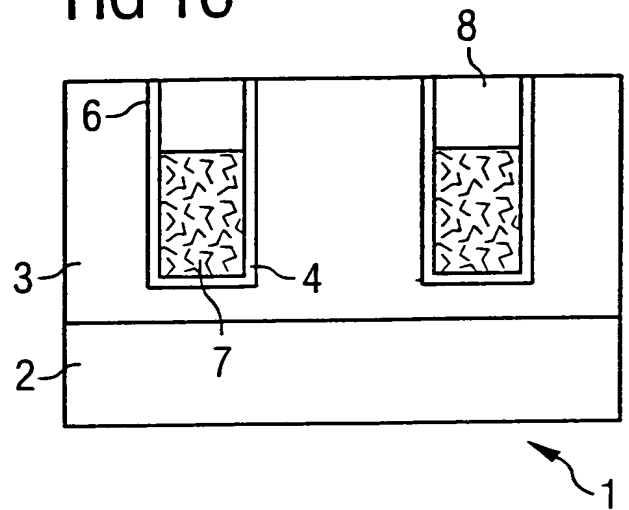


FIG 1B

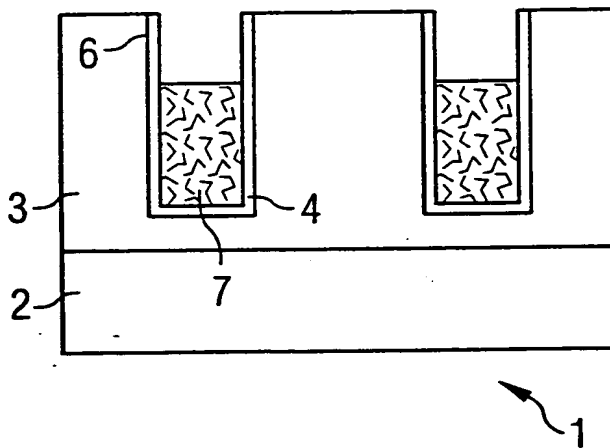


FIG 1D

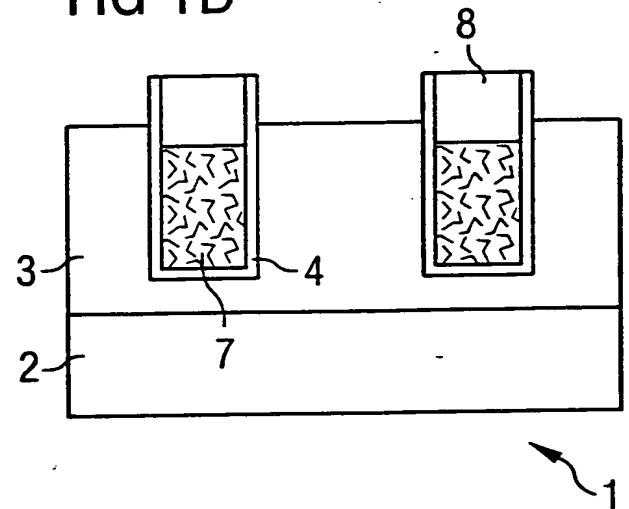


FIG 1E

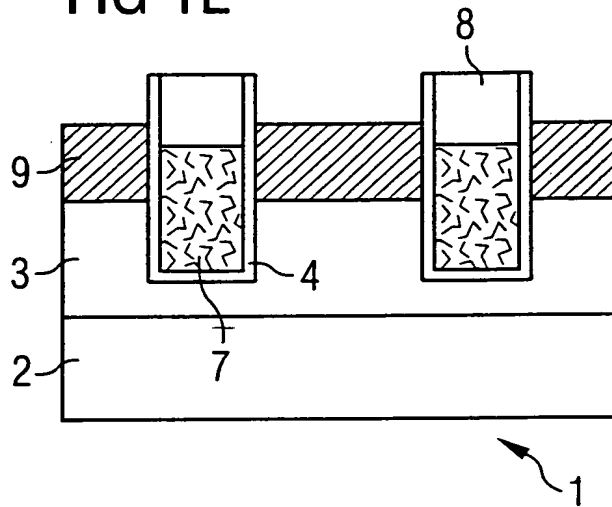


FIG 1G

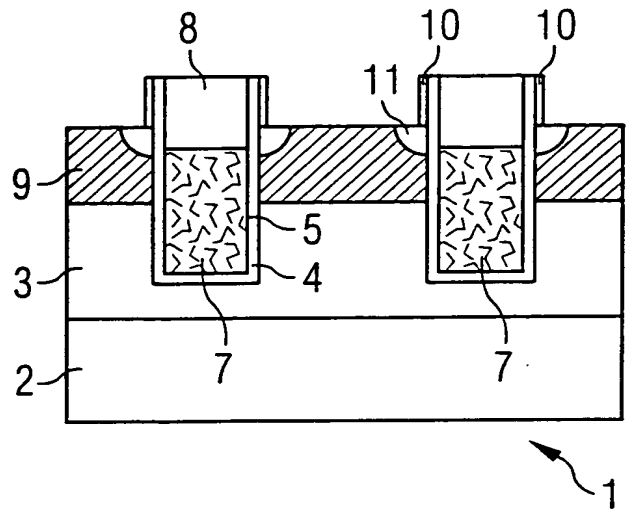


FIG 1F

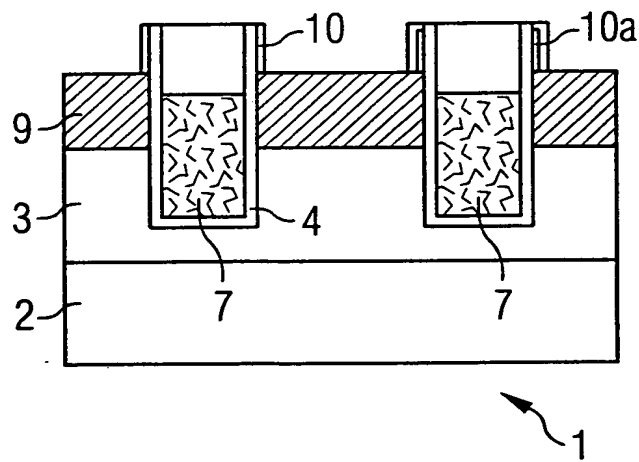


FIG 1H

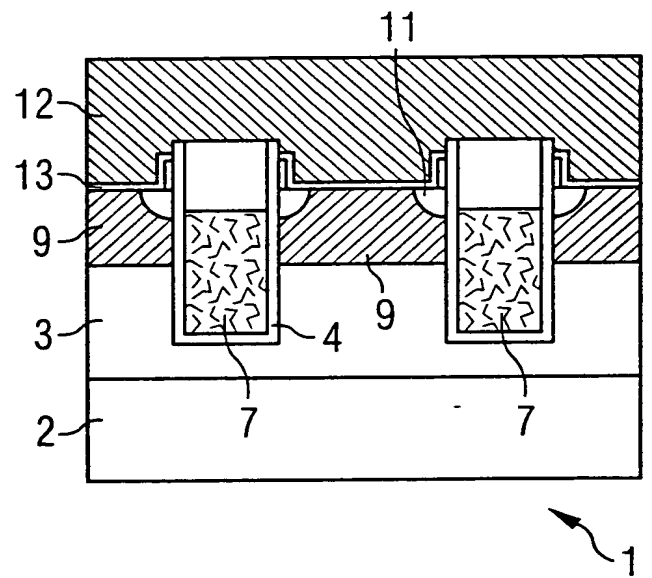


FIG 2A

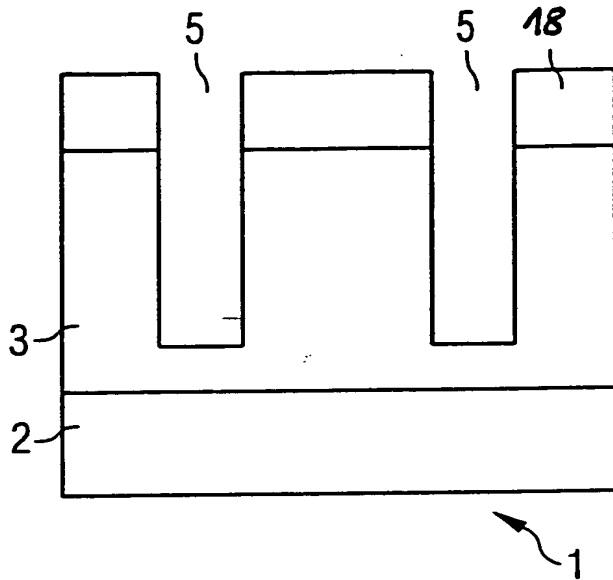


FIG 2C

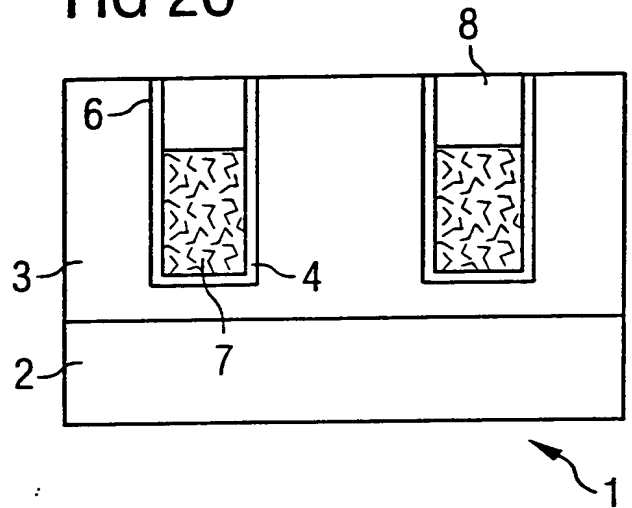


FIG 2B

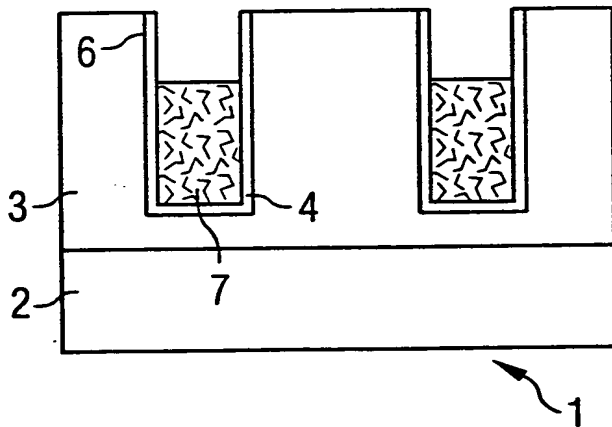


FIG 2D

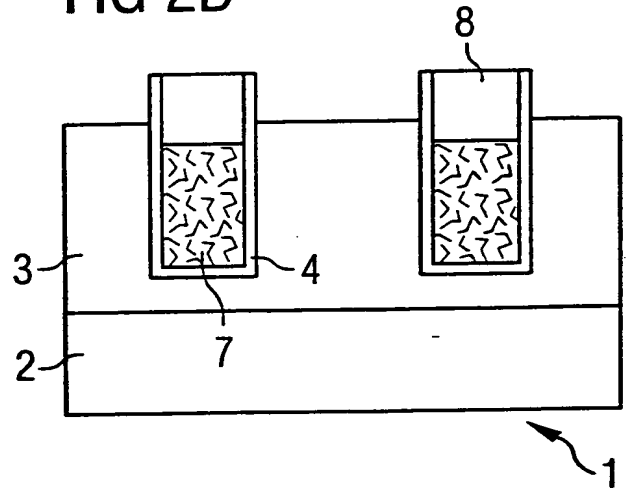


FIG 2E

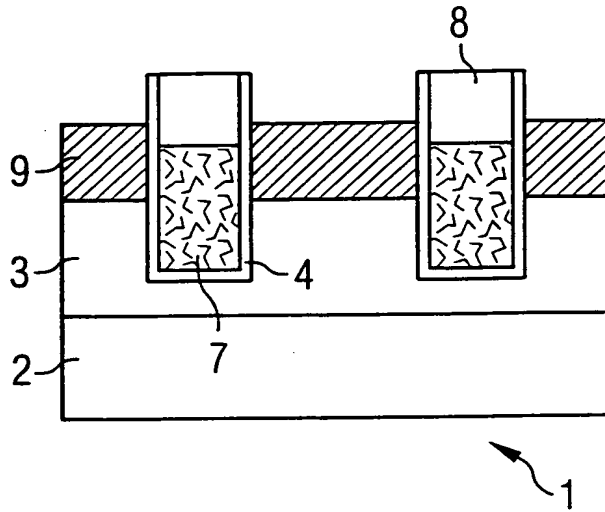


FIG 2G

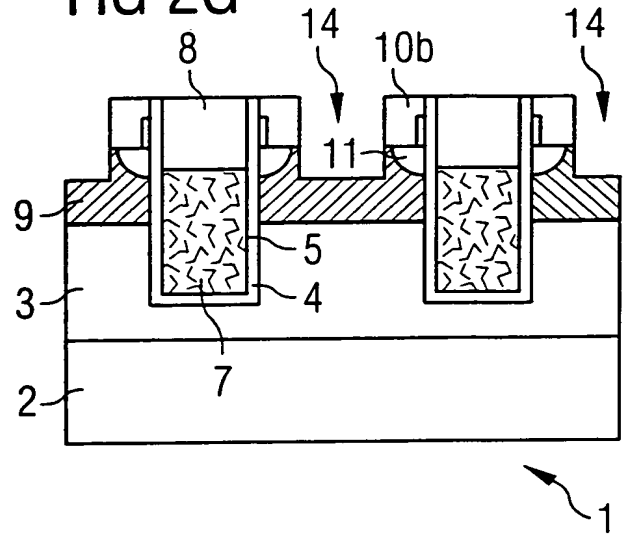


FIG 2F

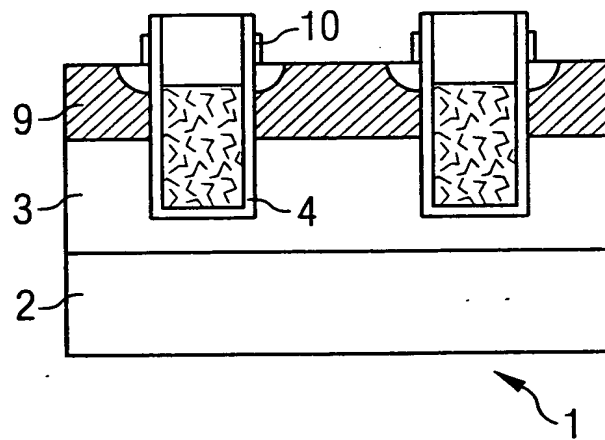


FIG 2H

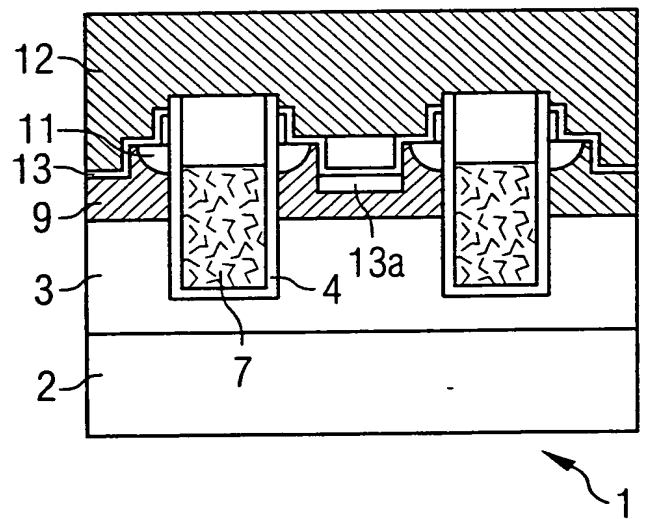


FIG 3A

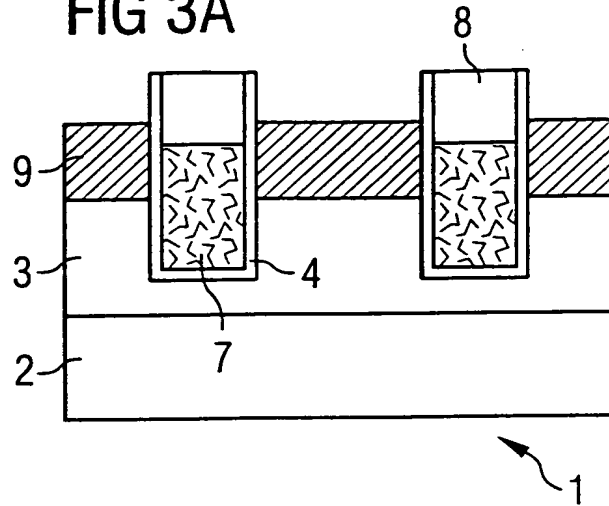


FIG 3B

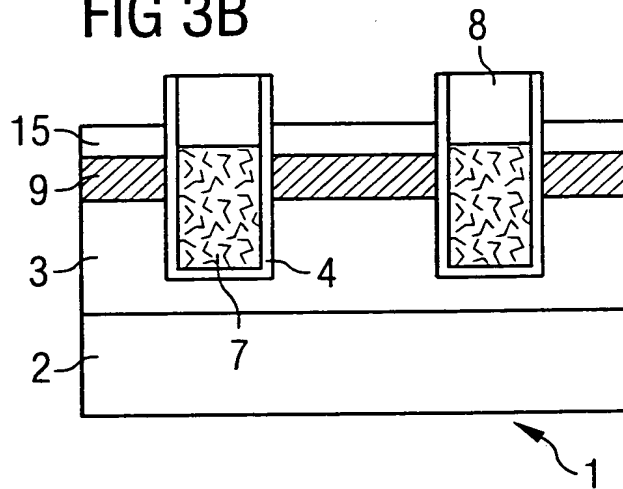


FIG 3C

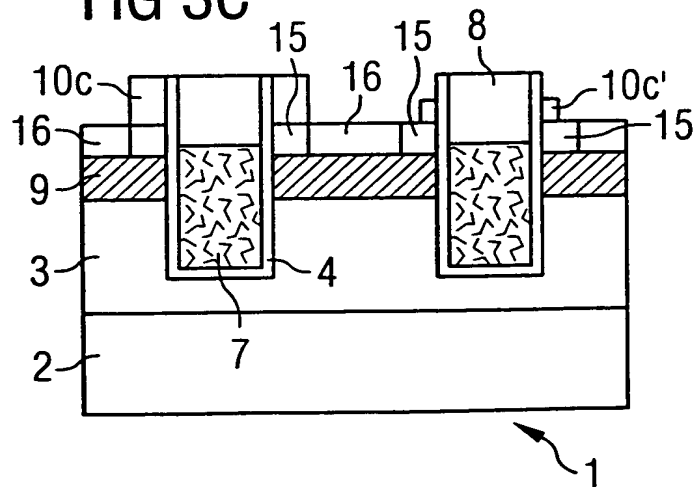


FIG 3D

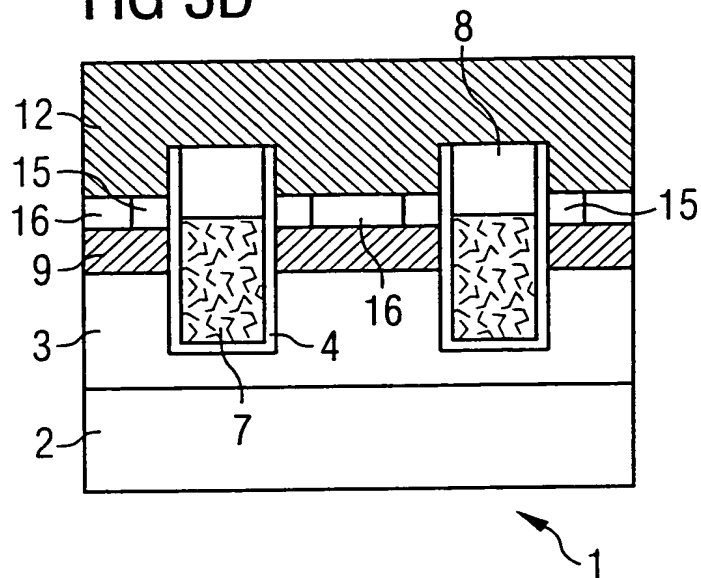


FIG 3E

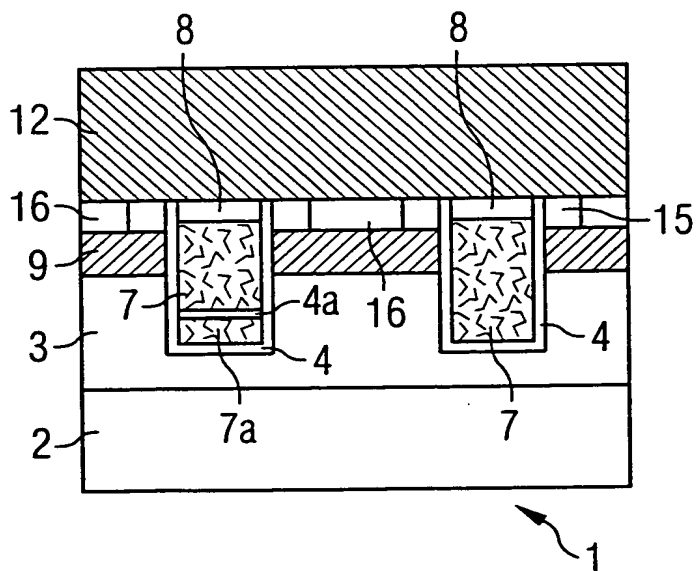
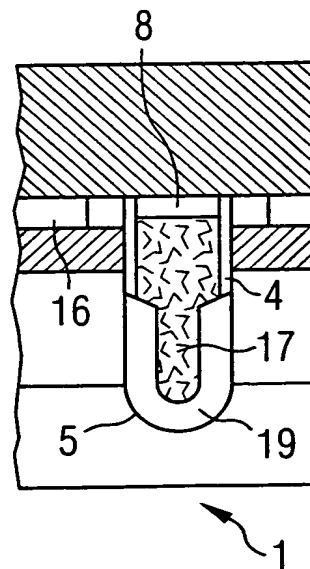


FIG 3E'



Figur für di Zusamm nfassung

FIG 1H

